

Tarjeta de memoria microSDHC Medio de almacenamiento Flash

1. Introducción

Las Tarjetas microSD de temperatura industrial son diseñadas, fabricadas y puestas a prueba para tolerar las condiciones más extremas. Sus aplicaciones al aire libre incluyen quioscos, estaciones de gasolina, cajeros automáticos, pasarelas de medios, y automóvil/Bote. También es ideal para aplicaciones Internet of Things (IoT), que van a ser usadas en las últimas aplicaciones industriales.

La tarjeta de memoria microSD de alta capacidad es funcionalmente compatible con las especificaciones de memoria SD, pero con un tamaño más pequeño. La tarjeta de memoria microSDHC se puede introducir en un adaptador de tarjeta de memoria microSDHC, y ser usada como una tarjeta de memoria Secure Digital estándar.

2. Número(s) de parte

Clase SDHC	UHS	Capacidad	Número de parte
Clase 10	U1	8GB	SDCIT/8GB
Clase 10	U1	16GB	SDCIT/16GB
Clase 10	U1	32GB	SDCIT/32GB

3. Características de la Tarjeta de memoria microSDHC

Tabla 1: Características de la tarjeta microSDHC

Diseño	Estándar	
Contenidos	Ninguno (Diseño disponible del OEM)	ID, MKB Programado
Funciones de seguridad	Especificaciones de seguridad de la SD, compatible con Ver.3.00 (Basadas en CPRM) *CPRM: Protección del contenido para las especificaciones de los medios de grabación.	
Formato lógico	Especificación del sistema de archivos de la SD, compatible con Ver.3.00 (Formato basado en FAT32)	
Eléctrica	Voltaje de operación: 2.7V a 3.6V (Operación de memoria) Interfaces: Interfaz tarjeta SD, (SD : 4 o 1bit) Compatible con modo SPI Especificación de la capa física de la SD, compatible con Ver.3.01	
Físicas	L: 15 mm, A: 11 mm, E: 1.0 (mm), Peso: 0.5g (tip.) Especificaciones de la tarjetas de memoria microSD, compatible con Ver. 3.00 (Dimensiones detalladas incluidas en: Apéndice.)	
Durabilidad	Especificación de la capa física de la SD, compatible con Ver.3.01 Especificaciones de la tarjetas de memoria microSD, compatible con Ver. 3.00	
ROHS	Compatible con ROHS.	

- Implementando nivelación de desgaste estático y dinámico.
- MLC NAND para resistencia

4. Compatibilidad

Especificaciones compatibles

Especificaciones de la tarjeta de memoria SD

- Cumple con la ESPECIFICACIÓN DE CAPA FÍSICA, Ver.3.01. (Parte1)
- Cumple con la ESPECIFICACIÓN DE SISTEMAS DE ARCHIVO, Ver.3.00. (Parte2)
- Cumple con la ESPECIFICACIÓN DE SEGURIDAD, Ver.3.00. (Part3)
- Especificación de la tarjeta de memoria microSD Ver. 3.00

5. Características físicas

5.1. Temperatura

1) Condiciones de operación

Rango de temperatura: To = -40°C a +85°C

2) Condiciones de almacenamiento

Rango de temperatura: Talm. = -40°C a +85°C

5.2. Humedad (Confiabilidad)

1) Condiciones de operación

Temperatura 25°C / a 95% de humedad rel.

2) Condiciones de almacenamiento

Temperatura 40°C / a 95% de humedad rel. / 500h

5.3. Aplicación

1) Inserción o remoción en funcionamiento

- a. La tarjeta de memoria Kingston microSDHC puede quitarse y/o insertarse sin necesidad de apagar el sistema huésped.

2) Interruptor mecánico de protección contra escritura.

- a. La tarjeta de memoria microSDHC no tiene ningún interruptor mecánico de protección contra escritura.

Configuración 5.4

Controlador: PS8210DF

NAND: Toshiba 15 nm MLC 64Gb

6. Esquema de la interfaz eléctrica

6.1. Contacto de la tarjeta microSD

La Tabla 2 describe la asignación del contacto de la tarjeta microSD.

La Fig.1 describe la asignación del contacto de la tarjeta microSD.

Por favor consulte las descripciones detalladas en la especificación de capa física de la tarjeta SD.

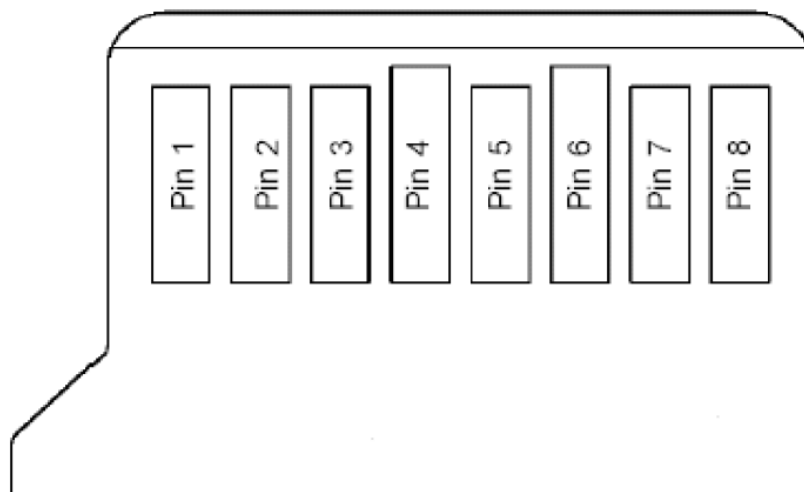


Figura 1: Asignación del contacto de la tarjeta microSD (Vista trasera de la tarjeta microSD)

Tabla 3: Asignación del contacto de la tarjeta microSD

Pins	SD Mode			SPI Mode		
	Name	IO type ¹	Description	Name	IO Type	Description
1	DAT2	I/O /PP	Data Line[Bit2]	RSV		
2	CD/ DAT3	I/O/PP	Card Detect / Data Line[Bit3]	CS	I	Chip Select (neg true)
3	CMD	PP	Command/Response	DI	I	Data In
4	V _{dd}	S	Supply Voltage	V _{dd}	S	Supply Voltage
5	CLK	I	Clock	SCLK	I	Clock
6	V _{SS}	S	Supply voltage ground	V _{SS}	S	Supply voltage ground
7	DAT0	I/O /PP	Data Line[Bit0]	DO	O/PP	Data Out
8	DAT1	I/O /PP	Data Line[Bit1]	RSV	-	Reserved (*)

1) S: Suministro de energía, S: Entrada, E: Salida, E/S: Bi-Direccional, PP: E/S utilizando impulsores empuja-hala (“Push-Pull”)

Estas señales deben ser levantadas (“pulled up”) en el lado del huésped con una resistencia de 10 a 100k ohmios en el modo SPI. No utilice contactos NC.

6.2. Topología del bus de la tarjeta microSD

La tarjetas de memoria microSD es compatible con dos protocolos de comunicación alternativos: Modo de bus de SD y SPI. El sistema huésped puede elegir uno de los dos modos. Los mismos datos dentro de la tarjetas microSD se pueden leer y escribir por medio de ambos modos.

El modo SD permite la transferencias de datos de alto rendimiento de 4 bit. El modo SPI permite una interfaz fácil y común para el canal SPI. La desventaja de este modo es la pérdida de rendimiento, con respecto al modo SD.

6.2.1. Protocolo del bus para el modo SD

El bus de la SD permite la configuración dinámica del número de líneas de datos de 1 a 4 por parte de la señal de datos Bi-Direccional. Después del encendido predeterminado, la tarjeta microSD usará solamente DAT0. Después de la inicialización, el huésped puede cambiar el ancho del bus.

Múltiples conexiones para tarjetas microSD están disponibles para el huésped. Las conexiones para señales comunes para Vdd, Vss y CLK están disponibles en conexiones múltiples. Sin embargo, las funciones de comando, respuesta y línea de datos (DAT0-DAT3) deben estar divididas para cada tarjeta del huésped.

Esta característica permite la fácil co-relación entre costo de hardware y desempeño del sistema. La comunicación por medio de bus para microSD se basa en la transmisión en secuencia de bit de comando y datos, iniciada por el "start" (comienzo) bit y finalizada por el "stop" (final) bit.

Comando:

Los comandos se transfieren en forma de serie por medio de la línea de CMD. Un comando es una señal para iniciar una operación del huésped a la tarjeta.

Los comandos son enviados a una tarjeta única señalada (Comando "addressed" (señalada)) o a todas las tarjetas conectadas (Comando "Broad cast" (emisión amplia)).

Respuesta:

Las respuestas se transfieren en forma de serie por medio de la línea de CMD.

Una respuesta es una señal para responder a un comando recibido con anterioridad. Las respuestas son enviadas desde una tarjeta señalada o desde todas las tarjetas conectadas.

Datos:

Los datos pueden ser transferidos desde la tarjeta al huésped y vice versa.

Los datos son transferidos por medio de las líneas de datos.

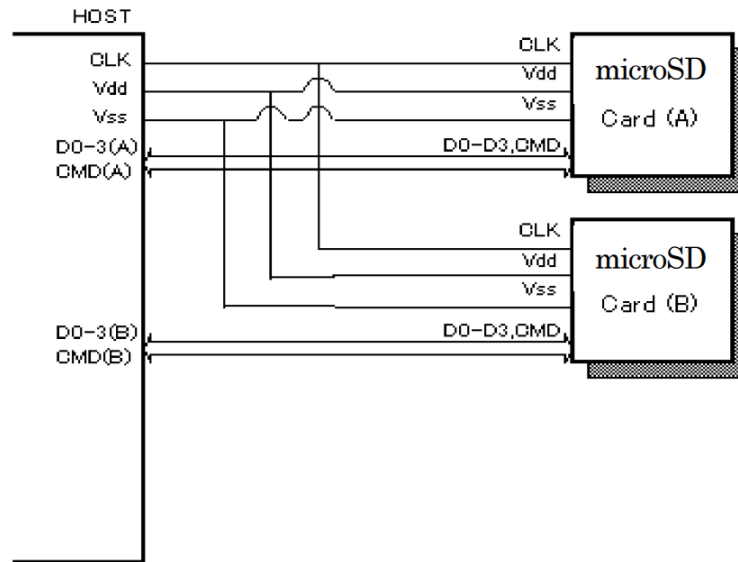


Figura 2: Diagrama de la conexión para la tarjeta microSD (Modo SD)
 CLK: Señal de cronometro de la tarjeta huésped
 CMD: Comando Bi-Direccional/ Señal de respuesta
 DAT0 - DAT3: Señal de datos Bi-Direccional en 4 líneas
 V_{dd}: Fuente de alimentación
 V_{ss}: GND

Tabla 3: Configuración de comandos para modo de SD
(+: Implementado, -: No está implementado)

Índice CMD	Abreviación	Implementación	Notas
CMD0	GO_IDLE_STATE	+	
CMD2	ALL_SEND_CID	+	
CMD3	SEND_RELATIVE_ADDR	+	
CMD4	SET_DSR	-	Registro del DSR no implementado
CMD6	SWITCH_FUNC	+	
CMD7	SELECT/DESELECT_CARD	+	
CMD8	SEND_IF_COND	+	
CMD9	SEND_CSD	+	
CMD10	SEND_CID	+	
CMD12	STOP_TRANSMISSION	+	
CMD13	SEND_STATUS	+	
CMD15	GO_INACTIVE_STATE	+	
CMD16	SET_BLOCKLEN	+	
CMD17	READ_SINGLE_BLOCK	+	
CMD18	READ_MULTIPLE_BLOCK	+	
CMD24	WRITE_BLOCK	+	
CMD25	WRITE_MULTIPLE_BLOCK	+	
CMD27	PROGRAM_CSD	+	
CMD28	SET_WRITE_PROT	-	Protección contra escritura interna no implementada.
CMD29	CLR_WRITE_PROT	-	Protección contra escritura interna no implementada.
CMD30	SEND_WRITE_PROT	-	Protección contra escritura interna no implementada.
CMD32	ERASE_WR_BLK_START	+	
CMD33	ERASE_WR_BLK_END	+	
CMD38	ERASE	+	
CMD42	LOCK_UNLOCK	+	
CMD55	APP_CMD	+	
CMD56	GEN_CMD	-	Este comando no está especificado
ACMD6	SET_BUS_WIDTH	+	
ACMD13	SD_STATUS	+	
ACMD22	SEND_NUM_WR_BLOCKS	+	
ACMD23	SET_WR_BLK_ERASE_COUNT	+	
ACMD41	SD_APP_OP_COND	+	
ACMD42	SET_CLR_CARD_DETECT	+	
ACMD51	SEND_SCR	+	
ACMD18	SECURE_READ_MULTI_BLOCK	+	
ACMD25	SECURE_WRITE_MULTI_BLOCK	+	
ACMD26	SECURE_WRITE_MKB	+	
ACMD38	SECURE_ERASE	+	
ACMD43	GET_MKB	+	
ACMD44	GET_MID	+	
ACMD45	SET_CER_RN1	+	
ACMD46	SET_CER_RN2	+	
ACMD47	SET_CER_RES2	+	
ACMD48	SET_CER_RES1	+	
ACMD49	CHANGE_SECURE_AREA	+	

- CMD28, CMD29 y CMD30 son comandos opcionales.
- CMD4 no está implementado debido al registro DSR (Registro opcional)
- CMD56 está reservado para un comando específico del proveedor. El cual no está definido en la tarjeta estándar.

6.2.2. Protocolo del bus para el modo de SPI

El bus del SPI permite una línea de datos de un 1 bit Data por canal doble (Entrada y salida de datos).

El modo compatible con SPI le permite a los sistemas huésped MMC usar la tarjeta SD con pocos cambios.

El protocolo de bus para el modo de SPI es basado en la transferencia de datos.

Todas las señales de datos son de bytes múltiples (8-bit) y los bytes están siempre alineados con la señal de CS.

La ventaja del modo de SPI es la reducción del esfuerzo en el diseño del huésped.

Especialmente, el huésped MMC puede ser modificado con pocos cambios.

La desventaja del modo de SPI es la pérdida de rendimiento a comparación del modo SD.

Precaución: Por favor utilice la especificación de la tarjeta SD. **NO UTILICE la especificación MMC.**

Por ejemplo, la inicialización se logra a través del ACMD41, y siendo cuidados con el registro. Las definiciones de los registros es diferente, especialmente el registro CSD.

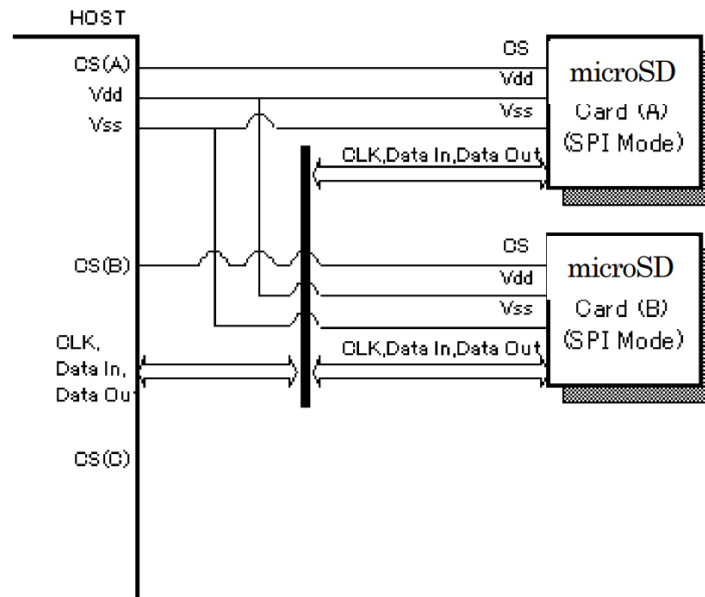


Fig 3: Diagrama de la conexión para la tarjeta microSD (Modo de SPI)

CS: Señal de selección de la tarjeta

CLK: Señal de cronometro de la tarjeta huésped

Entrada de datos: Línea de datos de huésped a tarjeta

Salida de datos: Línea de datos de tarjeta a huésped

V_{dd}: Suministro de energía

V_{ss}: GND

Tabla 4: Configuración de comandos para modo de SPI
(+: Implementado, -: No está implementado)

Índice CMD	Abreviación	Implementación	Notas
CMD0	GO_IDLE_STATE	+	
CMD1	SEND_OP_CND	+	AVISO: NO UTILICE (Vea Fig.6 y 9.2)
CMD6	SWITCH_FUNC	+	
CMD8	SEND_IF_COND	+	
CMD9	SEND_CSD	+	
CMD10	SEND_CID	+	
CMD12	STOP_TRANSMISSION	+	
CMD13	SEND_STATUS	+	
CMD16	SET_BLOCKLEN	+	
CMD17	READ_SINGLE_BLOCK	+	
CMD18	READ_MULTIPLE_BLOCK	+	
CMD24	WRITE_BLOCK	+	
CMD25	WRITE_MULTIPLE_BLOCK	+	
CMD27	PROGRAM_CSD	+	
CMD28	SET_WRITE_PROT	-	Protección contra escritura interna no implementada.
CMD29	CLR_WRITE_PROT	-	Protección contra escritura interna no implementada.
CMD30	SEND_WRITE_PROT	-	Protección contra escritura interna no implementada.
CMD32	ERASE_WR_BLK_START_ADDR	+	
CMD33	ERASE_WR_BLK_END_ADDR	+	
CMD38	ERASE	+	
CMD42	LOCK_UNLOCK	+	
CMD55	APP_CMD	+	
CMD56	GEN_CMD	-	Este comando no está especificado
CMD58	READ_OCR	+	
CMD59	CRC_ON_OFF	+	
ACMD6	SET_BUS_WIDTH	+	
ACMD13	SD_STATUS	+	
ACMD22	SEND_NUM_WR_BLOCKS	+	
ACMD23	SET_WR_BLK_ERASE_COUNT	+	
ACMD41	SD_APP_OP_COND	+	
ACMD42	SET_CLR_CARD_DETECT	+	
ACMD51	SEND_SCR	+	
ACMD18	SECURE_READ_MULTI_BLOCK	+	
ACMD25	SECURE_WRITE_MULTI_BLOCK	+	
ACMD26	SECURE_WRITE_MKB	+	
ACMD38	SECURE_ERASE	+	
ACMD43	GET_MKB	+	
ACMD44	GET_MID	+	
ACMD45	SET_CER_RN1	+	
ACMD46	SET_CER_RN2	+	
ACMD47	SET_CER_RES2	+	
ACMD48	SET_CER_RES1	+	
ACMD49	CHANGE_SECURE_AREA	+	

- > CMD28, 29 y CMD30 son comandos opcionales.
- > CMD56 está reservado para un comando específico del proveedor. El cual no está definido en la tarjeta estándar.

6.3. Inicialización de la tarjeta microSD

La Fig.4-1 muestra el diagrama de flujo de los huéspedes UHS-I y la Fig.4-2 muestra la secuencia de comandos para realizar el cambio del voltaje de la señal. Las casillas rojas y amarillas son un nuevo procedimiento para inicializar la tarjeta UHS-I.

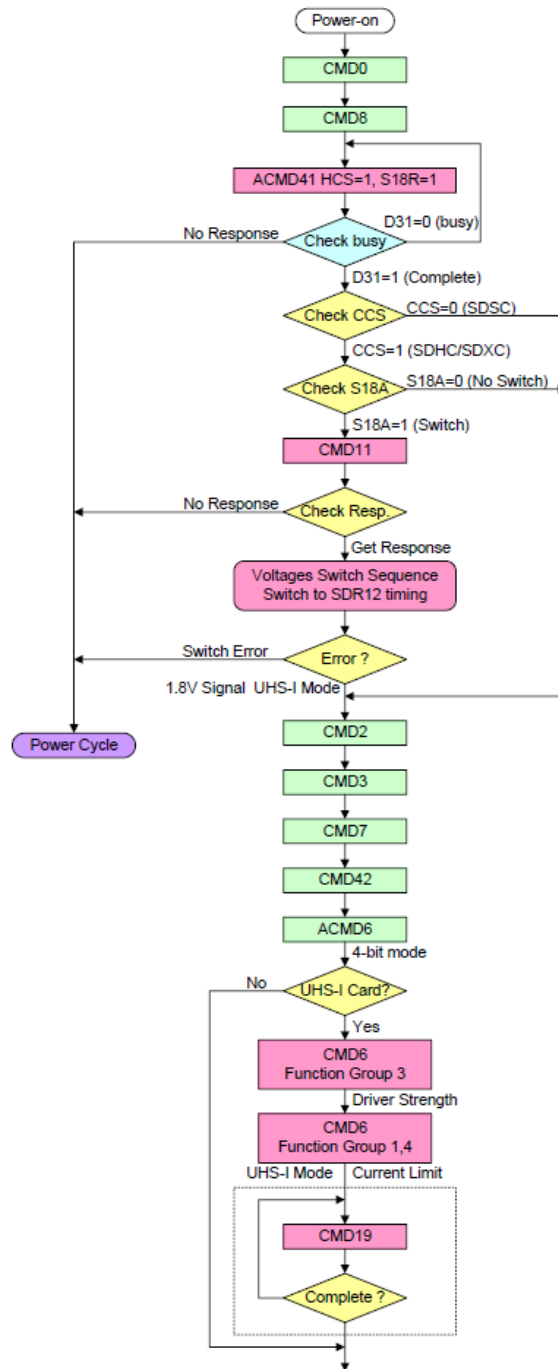


Figura 4-1: diagrama de flujo para la inicialización del huésped UHS-I

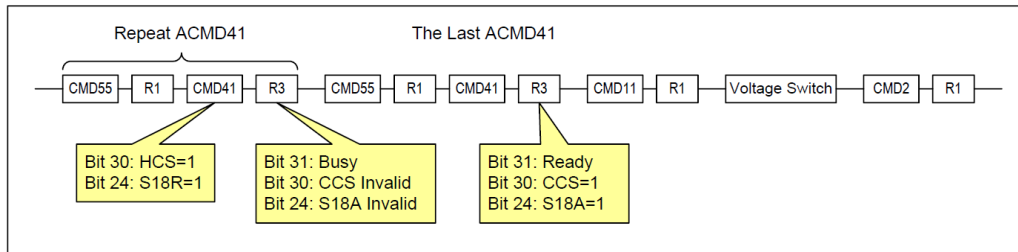


Figura 4-2: Parámetros temporales del ACMD41, seguidos por la secuencia para cambiar el voltaje de la señal

1) ENCENDIDO : Suministra el voltaje para la inicialización.

El sistema operativo aplica el voltaje de operación a la tarjeta. Aplica más de 74 ciclos de reloj simulado a la tarjeta microSD.

2) Seleccione el modo de operación (modo de SD o modo de SPI)

En el caso de un modo de operación de SPI, el huésped deberá llevar 1 contacto de interfaz de tarjeta (CD/DAT3) SD a nivel “bajo”. Después, ingrese CMD0.

En caso de operación en modo de SD, el huésped debería manejar o detectar 1 contacto de la interfaz de la tarjeta SDI (el registro “pull up” (levantamiento) de 1 contacto es elevado normalmente a “alto”).

La tarjeta mantiene el modo de operación seleccionado a menos que se reingrese CMD0 o el encendido por defecto es el procedimiento de inicialización del modo de SD.

3) Enviar el comando de condición de la interfaz (CMD8).

Cuando la tarjeta está en estado inactivo, el huésped deberá ingresar el CMD8 antes del ACMD41.

En el argumento, el 'voltage supplied' (voltaje suministrado) está ajustado para el suministro de energía del huésped, y el 'check pattern' (patrón de verificación) está ajustado a cualquier patrón de 8-bit.

La tarjeta que aceptó el voltaje suministrado y devuelve la respuesta R7.

En respuesta, la tarjeta devuelve el rango de voltaje y el patrón de verificación configurados en el argumento.

Si la tarjeta no es compatible con el voltaje suministrado por el huésped, no deberá devolver ninguna respuesta y se mantiene en estado inactivo.

4) Enviar comando de inicialización (ACMD41).

Cuando el nivel de señal es de 3.3V, el huésped repite lo orden ACMD41 con HCS=1 y S18R=1, hasta que la respuesta indique que está listo.

El argumento (HCS y S18R) del primer ACMD41 es efectivo, pero todos los demás ACMD41 deberán ser ingresados con el mismo argumento.

Si el bit 31 indica que está listo, el huésped necesita verificar CCS y S18A.

Si la tarjeta indica S18A=0, esto significa que el cambio de voltaje no es permitido, y el huésped necesita usar el nivel de señal actual.

Tabla 5: Combinaciones de S18R y S18A

Current Signaling Level	18R	S18A	Comment
3.3V	0	0	1.8V signaling is not requested
	1	0	The card does not support 1.8V signaling
	1	1	Start signal voltage switch sequence
1.8V	X	0	Already switched to 1.8V

5) Enviar el comando de cambio de voltaje (CMD11).

S18A=1 significa que el cambio de voltaje está habilitado, y el huésped envía el CMD11 para invocar la secuencia de cambio de voltaje.

Al recibir el CMD11, la tarjeta devuelve la respuesta R1 y empieza la secuencia de cambio de voltaje.

El recibir ninguna respuesta al CMD11 significa que S18A fue 0, y por lo tanto, el huésped no debió haber enviado el CMD11.

La exitosa finalización de la secuencia de cambio es verificada por el alto nivel del DAT[3:0].

Cualquier bit del DAT[3:0] puede ser verificado, dependiendo de la habilidad del huésped.

La tarjeta entra en modo UHS-I, y los parámetros temporales de entrada y salida de la tarjeta cambian (SDR12 por defecto) cuando la secuencia de cambio de voltaje es completada exitosamente.

6) Enviar el comando ALL_SEND_CID (CMD2) y recibir la ID de la tarjeta (CID).

7) Enviar el comando SEND_RELATIVE_ADDR (CMD3) y recibir el RCA.

El valor de RCA cambia aleatoriamente al acceder, nunca es igual a cero.

8) Enviar el comando SELECT / DESELECT_CARD (CMD7) y cambiar a estado de transferencia.

Cuando entra en estado de transferencia, el estado CARD_IS_LOCKED en la respuesta R1 deberá ser detectado (es indicado en la respuesta al CMD7).

Si el estado CARD_IS_LOCKED es configurado en 1 en la respuesta a CMD7, el CMD42 es necesario antes del ACMD6 para desbloquear la tarjeta.

(Si la tarjeta está bloqueada, el CMD42 es necesario para desbloquear la tarjeta.)

Si la tarjeta es desbloqueada, puede omitirse el CMD42.)

9) Enviar el comando SET_BUS_WIDTH (ACMD6).

UHS-I es compatible solamente con el modo de 4-bit. El huésped debe seleccionar el modo de 4-bit en el ACMD6.

Si la tarjeta está bloqueada, el huésped necesita desbloquear la tarjeta con el CMD42 en el modo de 1-bit y después necesita ordenar el ACMD6 para cambiar el modo de bus de 4-bit. La correcta operación en el modo de 1-bit no está asegurada.

10) Configurar la longitud del driver.

El CMD6 en modo 0 es usado para indagar con cuales funciones es compatible la tarjeta, y para identificar el consumo máximo de energía de la tarjeta bajo la funciones seleccionadas.

En el caso de una tarjeta UHS-I, la fuerza del driver apropiada (por defecto búfer Tipo B) es seleccionado por el grupo de funciones 3 del CMD6.

11) Configurar el límite de corriente para el modo de UHS-I.

Los modos de UHS-I (Modo de velocidad del bus) es seleccionado por el grupo de funciones 1 del CMD6.

El límite de corriente es seleccionado por el grupo de funciones 4 del CMD6.

Configuraciones para máximo acceso:

SDR50 = (Grupo de funciones 1 de CMD6 = 2-h, Grupo de funciones 4 de CMD6 = 1-h)

Nota:

El Grupo de funciones 4 es definido como un cambio de corriente límite para el SDR50. La corriente límite no actúa sobre la tarjeta en los modos SDR12 y SDR25.

El valor predeterminado de la corriente límite es 200mA (configuración mínima).

Después de seleccionar un modo de SDR50 por medio del Grupo de funciones 1, el huésped necesita cambiar la corriente límite para habilitar que la tarjeta opere con un desempeño más alto.

Este valor es determinado por la capacidad de suministro de energía del huésped a la tarjeta, el método de eliminación de calor del huésped y la corriente máxima del conector.

12) Configuración del punto de muestra

CMD19 envía un bloque de ajuste al huésped para determinar el punto de muestra.

En los modos SDR50 y SDR104, si es necesario un ajuste al punto de muestra, el CMD19 se envía repetidamente hasta que el ajuste es completado.

Entonces el huésped puede acceder a los datos en la tarjeta SD como si fuera un dispositivo de almacenamiento.

6.4. Características eléctricas de la tarjeta microSD

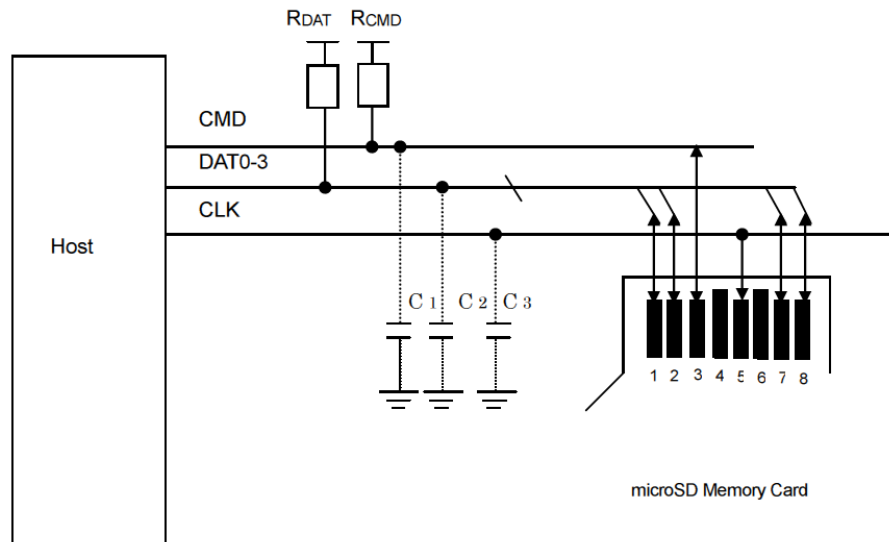


Figura 5: Diagrama de conexiones de la tarjeta microSD.

6.4.1. Características para CC

Tabla 6-1: Características para CC (Nivel límite para el rango de alto voltaje)

Elemento	Símbolo	Condición	Mín.	Típ.	Máx.	Unidad	Nota
Voltaje de suministro	V_{DD}	-	2.7	-	3.6	V	
Voltaje de entrada	Alto nivel	V_{IH}	$V_{DD} * 0.625$	-	-	V	
	Bajo nivel	V_{IL}	-	-	$V_{DD} * 0.25$	V	
Voltaje de salida	Alto nivel	V_{OH} $I_{OH} = -2mA$	$V_{DD} * 0.75$	-	-	V	
	Bajo nivel	V_{OL} $I_{OL} = 2mA$	-	-	$V_{DD} * 0.125$	V	
Tiempo de encendido		-	-	-	250	ms	0V a V_{DD} mín

*) corriente pico: Valor de RMS en un período de 10 useg

Tabla 6-2: Voltaje pico y corriente de fuga

Parámetro	Símbolo	Mín.	Máx.	Unidad	Nota
Voltaje pico en todas las líneas		-0.3	$V_{DD} + 0.3$	V	
Todas las entradas					
Entrada de corriente de fuga		-10	10	uA	
Todas las salidas					
Salida de corriente de fuga		-10	10	uA	

Tabla 6-3: Características para CC (Nivel límite para señales en 1.8V)

Elemento	Símbolo	Mín.	Máx.	Unidad	Condición	
Voltaje de alimentación	V_{DD}	2.7	3.6	V		
Voltaje del regulador	V_{DDIO}	1.7	1.95	V	Generado a partir de V_{DD}	
Voltaje de entrada	Alto nivel	V_{IH}	1.27	2.00	V	
	Bajo nivel	V_{IL}	$V_{SS} - 0.3$	0.58	V	
Voltaje de salida	Alto nivel	V_{OH}	1.4	-	V	
	Bajo nivel	V_{OL}	-	0.45	V	

Tabla 6-4: Entrada de corriente de fuga para señales en 1.8V

Parámetro	Símbolo	Mín.	Máx.	Unidad	Nota
Entrada de corriente de fuga		-2	2	uA	El DAT3 "levantado" está desconectado

Tabla 6-5: Consumo de energía

Elemento	Símbolo	Condición	Mín.	Típ.	Máx.	Unidad	Nota
Consumo en reposo	I_{CCS}	Detención del reloj en 3.0V	-	-	950	uA	@ 25°C
Corriente de operación(Pico)	I_{CCOP1} *1)	Límite de corriente=400mA $V_{DD}=3.6V$	-	-	300	mA	@ 25°C
		Límite de corriente=200mA $V_{DD}=3.6V$	-	-	300		
		(HS o DS) $V_{DD}=3.6V$	-	-	300		
Corriente de operación (Promedio)	I_{CCOP2} *2)	Límite de corriente=400mA $V_{DD}=3.6V$	-	-	250	mA	@ 25°C
		Límite de corriente=200mA $V_{DD}=3.6V$	-	-	200		
		(SDR25 o HS) $V_{DD}=3.6V$	-	-	200		
		(SDR12.5 o DS) $V_{DD}=3.6V$	-	-	100		

*1) Corriente pico: Valor de RMS en un período de 10 useg

*2) Corriente promedio: valor en un período de 1 seg.

Tabla 6-6: Capacitancia de la señal

Capacitancia del bus total = $C_{HUÉSPED} + C_{BUS} + Tarjeta N \cdot C$

Elemento	Símbolo	Mín.	Máx.	Unidad	Nota
Resistencia "pull up (Levantada)	R_{CMD} R_{DAT}	10	100	K Ohm	
Capacitancia del bus total para cada línea de señal	C_L	-	40	pF	1 Tarjeta La $C_{HUÉSPED} + C_{BUS}$ no debe exceder los 30 pF
Capacitancia de la tarjeta para cada contacto de señal	$C_{TARJETA}$	-	10	pF	
Inductancia de línea de señal máxima		-	16	nH	
Resistencia "pull up" (levantada) dentro de la tarjeta (1 contacto)	R_{DAT3}	10	90	K Ohm	Puede ser usada para detección de tarjetas
Capacidad conectada a la línea de poder	C_C	-	5	uF	Para prevenir el flujo de corriente

Nota: El valor WP "levantado" (R_{WP}) depende del circuito del driver en la interfaz del huésped.

6.4.2. Características en CA (Por defecto)

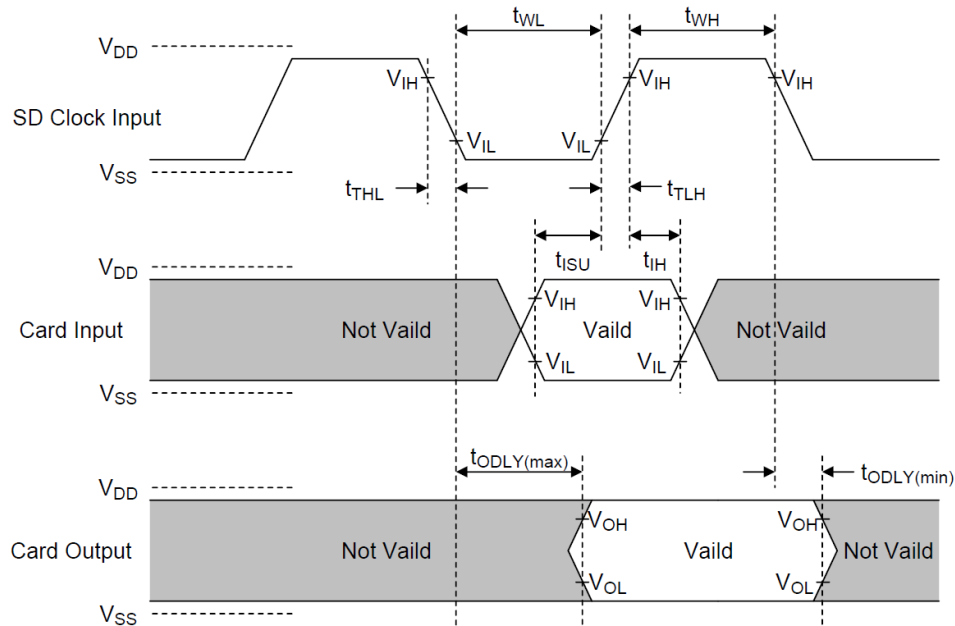


Figura 6-1: Diagrama de parámetros temporales en CA (Por defecto)

Tabla 7-1: Características en CA (Por defecto)

Elemento	Símbolo	Mín.	Máx.	Unidad	Nota
Frecuencia cronometrada (En cualquier estado)	f_{STP}	0	25	MHz	$C_{TARJETA} \leq 10pF$ (1 Tarjeta)
Frecuencia cronometrada (Modo de transferencia de datos)	f_{PP}	0	25	MHz	
Frecuencia cronometrada (Modo de identificación de tarjeta)	f_{OD}	0/100(*1)	400	KHz	
Tiempo menor cronometrado	t_{WL}	10	-	ns	
Tiempo mayor cronometrado	t_{WH}	10	-	ns	
Tiempo aumentado cronometrado	t_{TLH}	-	10	ns	
Tiempo reducido cronometrado	t_{THL}	-	10	ns	
Entrada de tiempo de configuración	t_{ISU}	5	-	ns	
Entrada de Tiempo de retención	t_{IH}	5	-	ns	
Salida de tiempo de retraso (Modo de transferencia de datos)	t_{ODLY}	0	14	ns	$C_L \leq 40 pF$ (1 Tarjeta)
Salida de tiempo de retraso (Modo de identificación)	t_{ODLY}	0	50	ns	

(*1) 0Hz significa detener el reloj. El rango de frecuencia mínimo dado es para casos en los cuales un cronometraje continuo es necesario.

6.4.3. Características en CA (Alta velocidad)

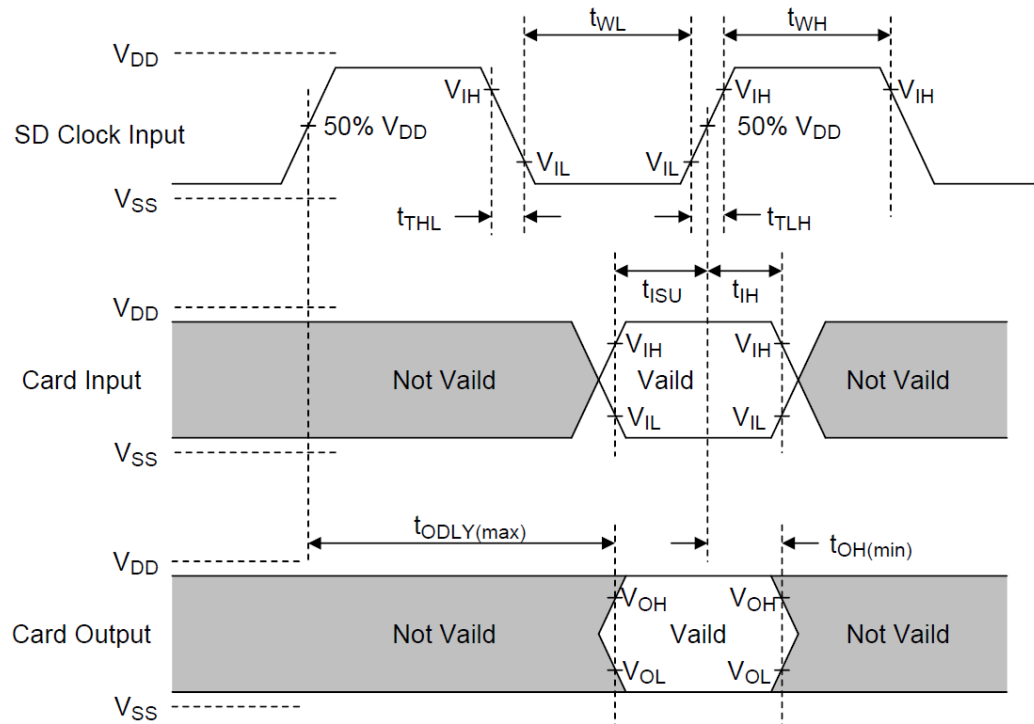


Figura 6-2: Diagrama de parámetros temporales en CA (Alta velocidad)

Tabla 7-2: Características en CA (Alta velocidad)

Elemento	Símbolo	Mín.	Máx.	Unidad	Nota
Frecuencia cronometrada (Modo de transferencia de datos)	f _{PP}	0	50	MHz	C _{CARD} ≤ 10pF (1 Tarjeta)
Tiempo menor cronometrado	t _{WL}	7	-	ns	C _{CARD} ≤ 10 pF (1 Tarjeta)
Tiempo mayor cronometrado	t _{WH}	7	-	ns	C _{TARJETA} ≤ 10pF (1 Tarjeta)
Tiempo aumentado cronometrado	t _{TLH}	-	3	ns	C _{TARJETA} ≤ 10 pF (1 Tarjeta)
Tiempo reducido cronometrado	t _{THL}	-	3	ns	C _{TARJETA} ≤ 10 pF (1 Tarjeta)
Entrada de tiempo de configuración	t _{ISU}	6	-	ns	C _{TARJETA} ≤ 10 pF (1 Tarjeta)
Entrada de Tiempo de retención	t _{IH}	2	-	ns	C _{TARJETA} ≤ 10 pF (1 Tarjeta)
Salida de tiempo de retraso (Modo de transferencia de datos)	t _{ODLY}	-	14	ns	C _{TARJETA} ≤ 10 pF (1 Tarjeta)
Salida de tiempo de retención	T _{OH}	2.5	-	ns	C _{TARJETA} ≤ 10 pF (1 Tarjeta)
Capacitancia total del sistema	C _L	-	40	pF	C _{TARJETA} ≤ 10 pF (1 Tarjeta)

6.4.4 Características en CA (Modos SDR12, SDR25, SDR50, y SDR104)

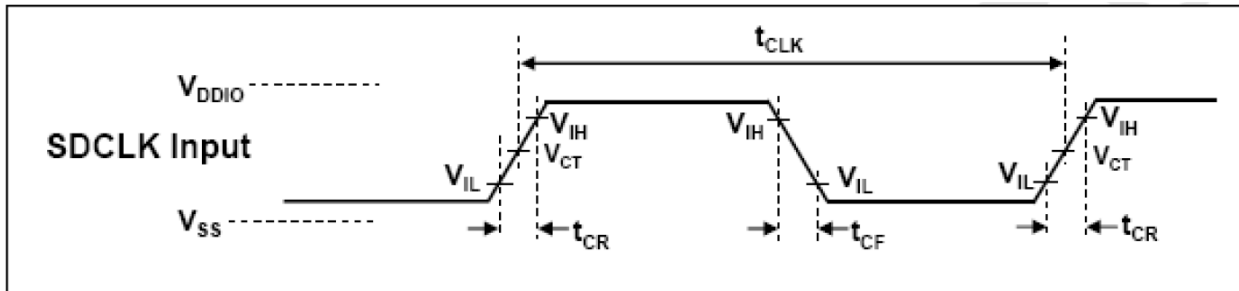


Figura 6-3: Diagrama de parámetros temporales en CA (Entrada de modos SDR12, SDR25, SDR50, y SDR104)

Tabla 7-3: Características en CA (Entrada de modos SDR12, SDR25, SDR50, y SDR104)

Símbolo	Mín.	Máx.	Unidad	Observación
t_{CLK}	4.80	-	ns	208MHz(Máx.), entre los límites aumentados, $V_{CT}=0.975V$
t_{CR}, t_{CF}	-	$0.2 \cdot t_{CLK}$	ns	$t_{CR}, t_{CF} < 2.00ns$ (Máx.) a 100MHz, $C_{CARD} = 10pF$
Trabajo del reloj	30	70	%	

7. Información interna de la tarjeta

7.1. Información sobre la seguridad

MKB (Media Key Block) y Media ID son información estándar de Kingston. Esta información cumple con el CPRM.

Nota: La información sobre la seguridad NO es información desarrollada para evaluación. El sistema huésped debe ser compatible con el CPRM para usar la función de seguridad.

Esta información se mantiene como confidencial por razones de seguridad.

7.2. Registros de tarjeta SD

El dispositivo cuenta con seis Registros y dos Estados de información: OCR, CID, CSD, RCA, DSR, SCR y estado de tarjeta, siendo el estado de SD el mismo del estado de tarjeta. El DSR NO ES SOPORTADO en esta tarjeta.

Hay dos tipos de grupos de registros.

Registros compatibles con MMC: OCR, CID, CSD, RCA, DSR, y SCR Específicos para tarjeta SD: Estado de SD y Estado de tarjeta

Tabla 8: Registros de tarjeta SD

Nombre del registro	Ancho de bit (bit)	Descripción
CID	128	Identificación de tarjeta
RCA	16	Dirección de tarjeta relativa
DSR	16	Registro de etapa del driver
CSD	128	Información específica de la tarjeta
SCR	64	Registro de configuración SD
OCR	32	Registro de condiciones de operación
SSR	512	Registro de Estado de SD
CSR	32	Registro de Estado de tarjeta

7.2.1 Registro OCR

El registro de 32-bit describe el rango de voltaje de operación y el bit de estado en el Suministro de energía.

Tabla 9: Definición del registro OCR

Posición del bit OCR	Definición de campos OCR		Valor de respuesta		
			8GB	16GB	32GB
0-3	Ventana de voltaje VDD	Reservado	0	0	0
4-6		Reservado	0	0	0
7		Reservado para rango de bajo voltaje	0	0	0
8-14		Reservado	0	0	0
15		2.8 ~ 2.7	1	1	1
16		2.9 ~ 2.8	1	1	1
17		3.0 ~ 2.9	1	1	1
18		3.1 ~ 3.0	1	1	1
19		3.2 ~ 3.1	1	1	1
20		3.3 ~ 3.2	1	1	1
21		3.4 ~ 3.3	1	1	1
22		3.5 ~ 3.4	1	1	1
23		3.6 ~ 3.5	1	1	1
24 ¹		Cambio a 1.8V aceptado (S18A)	1	1	1
25-29	Reservado	0	0	0	
30	Estado de capacidad de la tarjeta (CCS) ²	1	1 (SDHC)	1	
31	Bit del estado de encendido de la tarjeta (Ocupado) ³	"0" = Ocupado "1" = Listo			

(1) bit24: Sólo la tarjeta UHS-I es compatible con este bit.

(2) bit30 : Este bit es válido sólo cuando el bit de estado de encendido de la tarjeta está configurado.

(3) bit31: Este bit está configurado en "bajo", si la tarjeta no ha terminado la rutina de encendido.

bit 23-4: Describe el voltaje de la tarjeta SD

El bit 31 indica el estado de encendido de la tarjeta. El valor "1" se configura después de que el procedimiento de encendido e inicialización ha sido completado.

7.2.2 Registro CID

El registro CID (Identificación de la tarjeta) tiene un ancho de 128-bit. Contiene la información de identificación de la tarjeta. El valor del registro CID depende del proveedor.

Tabla 10: Registro CID

Nombre	Campo	Ancho	Tajada de CID	Valor inicial		
				8GB	16GB	32GB
ID del fabricante	MID	8	[127:120]	41h		
ID del OEM/Aplicación	OID	16	[119:104]	3432h		
Nombre del producto	PNM	40	[103:64]	SDCIT		
Revisión del producto	PRV	8	[63:56]	30h		
Número de serie del producto	PSN	32	[55:24]	PSN ^A		
Reservado	--	4	[23:20]	--		
Fecha de fabricación	MDT	12	[19:8]	MDT ^B		
suma de comprobación del CRC7	CRC	7	[7:1]	CRC ^C		
No utilizado, Siempre 1	-	1	[0:0]	1		

(A), (B): Cambio en producción para tarjeta SD individual.

(C) Suma final para el registro CID

7.2.3 Registro CSD

CSD es un registro de datos específico para tarjeta que provee información en un ancho de 128bit.

Tabla 11: Registro CSD

Nombre	Campo	Ancho	Tipo de celda	Tajada de CSD	Valor inicial		
					8GB	16GB	32GB
Estructura CSD	CSD_STRUCTURE	2	R	[127:126]	0x01		
Reservado	-	6	R	[125:120]	0x00		
Acceso de lectura de datos-Tiempo-1	TAAC	8	R	[119:112]	0x0E		
Acceso de lectura de datos-Tiempo-2 en ciclos CLK (NSAC*100)	NSAC	8	R	[111:104]	0x00		
Tasa de transferencia de datos máxima	TRAN_SPEED	8	R	[103:96]	0x5A		
Clases de comandos de tarjeta	CCC	12	R	[95:84]	0x5B5		
Longitud de bloques de información para lectura máxima	READ_BL_LEN	4	R	[83:80]	0x09		
bloques parciales para lectura habilitados	READ_BL_PARTIAL	1	R	[79:79]	0x00		
Alineación equivocada de bloques de escritura	WRITE_BLK_MISALIGN	1	R	[78:78]	0x00		
Alineación equivocada de bloques de lectura	READ_BLK_MISALIGN	1	R	[77:77]	0x00		
DSR Implementado	DSR_IMP	1	R	[76:76]	0x00		
Reservado	-	6	R	[75:70]	0x00		
Tamaño del dispositivo	C_SIZE	22	R	[69:48]	0x003A4F	0x00749F	0x00E93F
Reservado	-	1	R	[47:47]	0x00		
Habilitar borrar bloques individuales	ERASE_BLK_EN	1	R	[46:46]	0x01		
Borrar tamaño del sector	SECTOR_SIZE	7	R	[45:39]	0x7F		
Tamaño grupo de protección contra escritura	WP_GRP_SIZE	7	R	[38:32]	0x00		
Habilitar grupo de protección contra escritura	WP_GRP_ENABLE	1	R	[31:31]	0x00		
Reservado (No utilizar)	-	2	R	[30:29]	0x00		
Factor de velocidad de escritura	R2W_FACTOR	3	R	[28:26]	0x02		
Longitud de escritura de bloques de información máxima	WRITE_BL_LEN	4	R	[25:22]	0x09		
Escritura de bloques parciales habilitada	WRITE_BL_LEN	1	R	[21:21]	0x00		
Reservado	-	5	R	[20:16]	0x00		
Grupo de formato de archivos	FILE_FORMAT_GRP	1	R	[15:15]	0x00		
Copiar marcador	COPY	1	R/W ⁽¹⁾	[14:14]	0x00		
Protección contra escritura permanente	PERM_WRITE_PROTECT	1	R/W ⁽¹⁾	[13:13]	0x00		
Protección contra escritura temporal	TMP_WRITE_PROTECT	1	R/W	[12:12]	0x00		
Formato de archivo	FILE_FORMAT	2	R	[11:10]	0x00		
Reservado	-	2	R	[9:8]	0x00		
CRC	CRC	7	R/W	[7:1]	0x25	0x77	0x5A
No usado, siempre "1"	-	1	-	[0:0]	0x01		

Tipo de celda: R: sólo lectura, L/E: Legible y escriturable, L/E(1): Legible/escriturable una vez

Nota: El borrado de un bloque de datos no está permitido en la tarjeta. Esta información se muestra en "ERASE_BLK_EN". El sistema huésped debe tener en cuenta este valor antes de borrar datos de tamaño de un bloque.

7.2.4 Registro RCA

El registro de dirección de tarjeta relativa de 16-bit lleva la dirección de la tarjeta al modo de tarjeta SD.

7.2.5 Registro DSR

Este registro no es compatible.

7.2.6 Registro SCR

El SCR(Registro de configuración para la tarjeta SD) ofrece información sobre las características especiales de la tarjeta de memoria SD. El tamaño del registro SCR es de 64 bit.

Tabla 12: Registro SCR

Descripción	Campo	Ancho	Tipo de celda	Tajada del SCR	Valor		
					8GB	16GB	32GB
Estructura del SCR	SCR_STRUCTURE	4	R	[63:60]	0x00		
Espec. de tarjeta de memoria SD. Versión	SD_SPEC	4	R	[59:56]	0x02		
Estado de la información después de borrado	DATA_STAT_AFTER_ERASE	1	R	[55:55]	0x00		
Soporte de seguridad para CPRM	SD_SECURITY	3	R	[54:52]	0x03		
Anchos de bus DAT compatibles	SD_BUS_WIDTHS	4	R	[51:48]	0x05		
Espec. Versión 3.00 o superior	SD_SPEC3	1	R	[47:47]	0x01		
Soporte de seguridad extendido	EX_SECURITY	4	R	[46:43]	0x00		
Espec. Versión 4.00 o superior	SD_SPEC4	1	R	[42:42]	0x00		
Reservado	-	6	R	[41:36]	0x00		
Bits de soporte para comando	CMD_SUPPORT	4	R	[35:32]	0x02		
Reservado para uso del fabricante	-	32	R	[31:0]	0x01 0x00 0x00 0x00		

7.2.7 Estado de la tarjeta

Tabla 13: Estado de la tarjeta

Campo	Ancho	Tajada de SCR	Tipo	Valor		
				8GB	16GB	32GB
OUT_OF_RANGE	1	[31:31]	E R X	0		
ADDRESS_ERROR	1	[30:30]	E R X	0		
BLOCK_LEN_ERROR	1	[29:29]	E R X	0		
ERASE_SEQ_ERROR	1	[28:28]	E R	0		
ERASE_PARAM_ERROR	1	[27:27]	E R X	0		
WP_VIOLATION:PROTECTED	1	[26:26]	E R X	0		
CARD_IS_LOCKED	1	[25:25]	S X	0		
LOCK_UNLOCK_FAIL	1	[24:24]	E R X	0		
COM_ECC_ERROR	1	[23:23]	E R	0		
ILLEGAL_COMMAND	1	[22:22]	E R	0		
CARD_ECC_FAILED	1	[21:21]	E R X	0		
CC_ERROR	1	[20:20]	E R X	0		
ERROR general o desconocido	1	[19:19]	E R X	0		
Reservado	1	[18:18]	-	0		
Reservado	1	[17:17]	-	0		
CSD_OVERWRITE	1	[16:16]	E R X	0		
WP_ERASE_SKIP:PROTECTED	1	[15:15]	E R X	0		
CARD_ECC_DISABLED	1	[14:14]	S X	0		
ERASE_RESET	1	[13:13]	S R	0		
CURRENT_STATE	4	[12:9]	S X	4		
READY_FOR_DATA	1	[8:8]	S X	1		
Reservado	1	[7:7]	-	0		
FX_EVENT	1	[6:6]	S X	0		
APP_CMD	1	[5:5]	S	0		
Reservado	1	[4:4]	R	0		
AKE_SEQ_ERROR	1	[3:3]	E R	0		
Reservado	1	[2:2]	-	0		
Reservado	1	[1:1]	-	0		
Reservado	1	[0:0]	-	0		

E: Bit para error, S: Bit para estado , R: Detectado y ajustado para respuesta a comando en tiempo real.

X: Detectado y ajustado durante la ejecución del comando .

Apéndice: Tarjeta microSD, dimensiones mecánicas (Unidad : mm)

